

Pat nt Abstracts of Japan

PUBLICATION NUMBER : 10215584
PUBLICATION DATE : 11-08-98

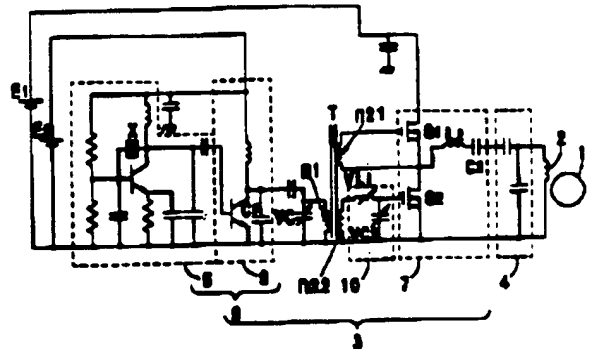
APPLICATION DATE : 28-01-97
APPLICATION NUMBER : 09013697

APPLICANT : MATSUSHITA ELECTRIC WORKS LTD;

INVENTOR : KIDO HIROSHI;

INT.CL. : H02M 7/538 H01F 27/28 H02M 1/08
H05B 41/24

TITLE : POWER SUPPLY



ABSTRACT : PROBLEM TO BE SOLVED: To provide a small and inexpensive power supply operable stably at high efficiency, in which the phase difference of gate-source voltage between two switching elements can be corrected.

SOLUTION: This power supply comprises a high-frequency power supply 3, having two switching elements Q1, Q2 connected in series and supplying a load with a high-frequency AC voltage, produced by converting a DC power supply voltage E1, a drive transfer T having a primary winding n1 and two secondary windings n21, n22 connected between the gate and source of the switching elements Q1, Q2, respectively, a driver 9 for driving the switching elements Q1, Q2 by applying a voltage to the primary winding n1 of the drive transformer T, and a phase difference correction circuit 10 which comprises a variable inductor VL1 and a variable capacitor VC2, connected between the gate terminal of the switching element Q2 and one end of the secondary winding n22.

COPYRIGHT: (C)1998,JPO

書誌

- (19) 【発行国】 日本国特許庁 (J P)
(12) 【公報種別】 公開特許公報 (A)
(11) 【公開番号】 特開平 1 0 - 2 1 5 5 8 4
(43) 【公開日】 平成 1 0 年 (1 9 9 8) 8 月 1 1 日
(54) 【発明の名称】 電源装置
(51) 【国際特許分類第 6 版】

H02M 7/538

H01F 27/28

H02M 1/08 321

H05B 41/24

【 F I 】

H02M 7/538 A

H01F 27/28 K

H02M 1/08 321 Z

H05B 41/24 M

【審査請求】 未請求

【請求項の数】 1 3

【出願形態】 O L

【全頁数】 7

- (21) 【出願番号】 特願平 9 - 1 3 6 9 7
(22) 【出願日】 平成 9 年 (1 9 9 7) 1 月 2 8 日
(71) 【出願人】

【識別番号】 0 0 0 0 0 5 8 3 2

【氏名又は名称】 松下電工株式会社

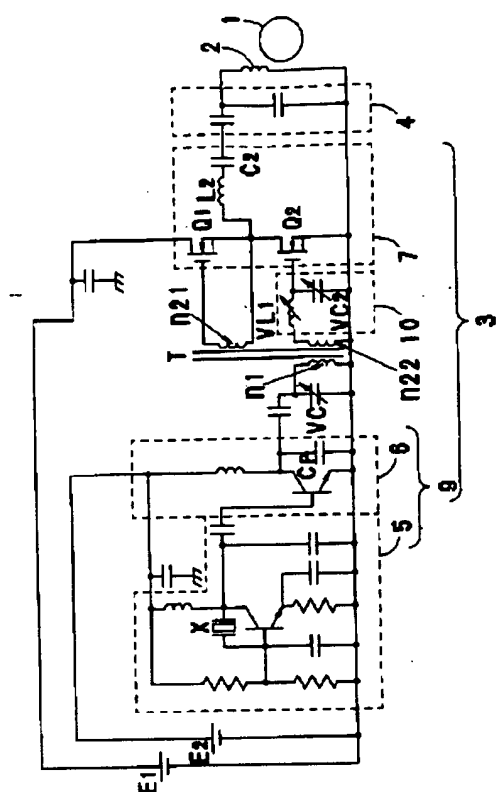
【住所又は居所】 大阪府門真市大字門真 1 0 4 8 番地

(72) 【発明者】**【氏名】** 牧村 紳司**【住所又は居所】** 大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内**(72) 【発明者】****【氏名】** 城戸 大志**【住所又は居所】** 大阪府門真市大字門真 1 0 4 8 番地松下電工株式会社内**(74) 【代理人】****【弁理士】****【氏名又は名称】** 佐藤 成示 (外 1 名)**要約**

(57) 【要約】

【課題】 スイッチング素子 Q 1、Q 2 のゲート・ソース間電圧 V G S 波形の位相差を補正可能であると共に、効率良く安定に動作可能で、小型化可能な電源装置を低コストで提供する。

【解決手段】 直列接続された 2 つのスイッチング素子 Q 1、Q 2 を有し、直流電源電圧 E 1 を交流の高周波電圧に変換して負荷に供給する高周波電源 3 と、1 次巻線 n 1 とスイッチング素子 Q 1、Q 2 の各々のゲート・ソース間に接続された 2 つの 2 次巻線 n 2 1、n 2 2 を有する駆動トランス T と、駆動トランス T の 1 次巻線 n 1 に電圧を印加することによりスイッチング素子 Q 1、Q 2 を駆動するドライブ装置 9 と、スイッチング素子 Q 2 のゲート端子と 2 次巻線 n 2 2 の一端との間に接続された、可変インダクタ V L 1 及びバリコン V C 2 で構成される位相差補正回路 1 0 とを備える



請求の範囲

【特許請求の範囲】

【請求項 1】 直列接続された 2 つのスイッチング素子を有し、直流電圧を交流の高周波電圧に変換して負荷に供給する高周波電源と、 1 次巻線と 2 つの前記スイッチング素子の各々の制御端子に接続された 2 つの 2 次巻線とを有する駆動トランスと、前記駆動トランスの 1 次巻線に電圧を印加することにより 2 つの前記スイッチング素子を駆動するドライブ装置とを備える電源装置において、少なくとも一方の前記スイッチング素子の制御端子及び前記 2 次巻線間に、2 つの前記スイッチング素子の制御電圧の各々の位相差を補正する位相差補正回路を設けたことを特徴とする電源装置

【請求項 2】 前記位相差補正回路は、2 つの前記スイッチング素子の制御電圧の各々の位相差を略 180 度に補正するものであることを特

徴とする請求項 1 記載の電源装置。

【請求項 3】 前記位相差補正回路は、インピーダンス素子を有すると共に、前記インピーダンス素子のインピーダンスを変化することにより、2つの前記スイッチング素子の制御電圧の各々の位相差を補正するものであることを特徴とする請求項 1 または請求項 2 に記載の電源装置。

【請求項 4】 前記位相差補正回路は、少なくとも可変インダクタを有すると共に、前記可変インダクタを変化することにより、2つの前記スイッチング素子の制御電圧の各々の位相差を補正するものであることを特徴とする請求項 1 または請求項 2 に記載の電源装置。

【請求項 5】 前記駆動トランスは、前記 1 次巻線及び 2 つの前記 2 次巻線が巻かれた磁気コアを有すると共に、2 つの前記 2 次巻線を一對にして前記磁気コアにバイファイラ巻きしたものであることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の電源装置。

【請求項 6】 前記駆動トランスは、前記 1 次巻線及び 2 つの前記 2 次巻線が巻かれた磁気コアを有すると共に、2 つの前記 2 次巻線を互いにツイストして前記磁気コアにバイファイラ巻きしたものであることを特徴とする請求項 1 乃至請求項 4 のいずれかに記載の電源装置。

【請求項 7】 前記磁気コアは、トロイダルコアであることを特徴とする請求項 5 または請求項 6 に記載の電源装置。

【請求項 8】 前記磁気コアは、カーボニル鉄系コアであることを特徴とする請求項 5 乃至請求項 7 に記載の電源装置。

【請求項 9】 前記磁気コアは、Ni - Zn 系フェライトコアであることを特徴とする請求項 5 乃至請求項 7 に記載の電源装置。

【請求項 10】 前記ドライブ装置は、前記スイッチング素子を他励駆動するものであることを特徴とする請求項 1 記載の電源装置。

【請求項 11】 前記高周波電源は、D 級増幅回路であることを特徴とする請求項 1 記載の電源装置。

【請求項 1 2】 前記高周波電源の動作周波数は、 0.5MHz 以上であることを特徴とする請求項 1 または請求項 1 1 に記載の電源装置。

【請求項 1 3】 前記負荷は、少なくとも無電極放電灯を含んでなることを特徴とする請求項 1 記載の電源装置。

詳細な説明

【発明の詳細な説明】

【0001】

【発明の属する利用分野】 本発明は電源装置に関する。

【0002】

【従来の技術】 本発明に係る従来例の回路図を図 5 に示す。

【0003】 本回路は、透明なあるいは内壁に蛍光体が塗布された、球状のガラスバルブ内に、不活性ガス、金属蒸気等の放電ガス例えば水銀及び希ガス) を封入した無電極放電灯 1 と、その外周に沿って近接配置された高周波電力供給用コイル 2 と、高周波電力供給用コイル 2 に高周波電力を供給する高周波電源 3 と、高周波電力供給用コイル 2 と高周波電源 3 との両方のマッチングをとって反射をなくし、無電極放電灯 1 に効率よく高周波電力を供給するマッチング回路 4 とを備えて構成される。そして、高周波電源 3 から高周波電力供給用コイル 2 に、数 MHz から数百 MHz の高周波電流を流すことにより高周波電力供給用コイル 2 に高周波磁界を発生させ、無電極放電灯 1 に高周波電力を供給し、無電極放電灯 1 に高周波プラズマを発生させ、紫外線もしくは可視光を発生させる。また、高周波電源 3 は、水晶振動子 X を用いた発振回路 5 と、発振回路 5 の出力を増幅する、所謂 C 級増幅回路により構成されたプリアンプ 6 と、電解効果トランジスタ (以下、スイッチング素子と呼ぶ。) Q 1、Q 2 とインダクタ L 2 とコンデンサ C 2 とを含む、所謂 D 級増幅回路で構成されたメインアンプ 7

と、１次巻線 $n\ 1$ 及び２次巻線 $n\ 2\ 1$ 、 $n\ 2\ 2$ を有し、プリアンプ 6 からの出力をメインアンプ 7 へ伝達するための駆動トランス T とから構成される。また、発振回路 5 とプリアンプ 6 とでドライブ装置 9 を構成する。駆動トランス T の１次巻線 $n\ 1$ の両端には、容量可変コンデンサ VC (以下、バリコン VC と呼ぶ。) が並列接続されており、バリコン VC を変化することにより、メインアンプ 7 を構成するスイッチング素子 Q 1、Q 2 のゲート・ソース間電圧 VGS が調整され、高周波電源 3 の出力制御が可能となる。例えば、スイッチング素子 Q 1、Q 2 として I R 社製の I R F 7 1 0 を用いた場合、制御電圧 (以下、ゲート・ソース間電圧と呼ぶ) VGS は略正弦波状の電圧波形となり、そのピーク値は 1 0 ~ 1 5 V に設定される。ここで、メインアンプ 7 の電源には直流電源 E 1、ドライブ装置 9 の電源には直流電源 E 2 を用いている。

【 0 0 0 4 】

【発明が解決しようとする課題】しかし、上記従来例では、以下に示す様な問題点が生じてしまう。

【 0 0 0 5 】スイッチング素子 Q 1 及びスイッチング素子 Q 2 のゲート・ソース間電圧 VGS 波形は略 1 8 0 度の位相差があることが望ましく、この場合には、スイッチングにおける電流、電圧波形の重なりが最小となり、スイッチング損失が最小となる。しかし、負荷が無電極放電灯の場合、例えば 1 3 . 5 6 M H z 等の高い周波数で動作させるため、駆動トランス T の特性等によってはスイッチング素子 Q 1 及びスイッチング素子 Q 2 のゲート・ソース間電圧 VGS 波形の相対位相がずれてスイッチング損失が大きくなってしまい、という第 1 の問題点が生じてしまう。

【 0 0 0 6 】上記第 1 の問題点を解決する手段として、特開平 4 - 1 1 8 8 9 4 号公報に示したものがあり、該公報では、無電極高輝度放電灯用バラストにおいて、駆動トランスの 1 次巻線を 2 つに分割して

直列に接続し、その各々の 1 次巻線に対して磁気コアを設けて 2 次巻線を巻きスイッチング素子を駆動する、という構成を有することで、2 次巻線間の相互作用を減らし、電流波形の歪みを減小させる、あるいはゲート駆動信号の相対的位相及び振幅に対する望ましい厳密な制御と、望ましい正弦波形からの歪みの回避を行うことができると述べている。しかし該公報に示したものは、駆動変圧器を 2 つの区画に分けることにより 2 つの磁気コアが必要となりコストアップしてしまうと共に、バラスト全体の重量が重くなってしまう、という第 2 の問題点が生じてしまう。また、1 次巻線側の回路パターンが長くなってしまう、無電極高輝度放電灯用バラストのように、例えば 13.56 MHz の高い周波数で動作させる場合、パターンに発生する寄生インダクタの影響を受けてしまい回路動作が不安定になってしまう、という第 3 の問題点が生じてしまう。

【0007】本発明は、上記全ての問題点に鑑みてなされたものであり、その目的とするところは、スイッチング素子 Q1、Q2 のゲート・ソース間電圧 VGS 波形の位相差を補正可能であると共に、効率良く安定に動作可能で、小型化可能な電源装置を低コストで提供することである。

【0008】

【課題を解決するための手段】上記問題点を解決するために、請求項 1 記載の発明によれば、直列接続された 2 つのスイッチング素子を有し、直流電圧を交流の高周波電圧に変換して負荷に供給する高周波電源と、1 次巻線と 2 つのスイッチング素子の各々の制御端子に接続された 2 つの 2 次巻線とを有する駆動トランスと、駆動トランスの 1 次巻線に電圧を印加することにより 2 つのスイッチング素子を駆動するドライブ装置とを備え、少なくとも一方のスイッチング素子の制御端子及び 2 次巻線間に、2 つのスイッチング素子の制御電圧の各々の位相差を補正する位相差補正回路を設けたことを特徴とする。

【0009】請求項2記載の発明によれば、位相差補正回路は、2つのスイッチング素子の制御電圧の各々の位相差を略180度に補正するものであることを特徴とする。

【0010】請求項3記載の発明によれば、位相差補正回路は、インピーダンス素子を有すると共に、インピーダンス素子のインピーダンスを変化することにより、2つのスイッチング素子の制御電圧の各々の位相差を補正するものであることを特徴とする。

【0011】請求項4記載の発明によれば、位相差補正回路は、少なくとも可変インダクタを有すると共に、可変インダクタを変化することにより、2つのスイッチング素子の制御電圧の各々の位相差を補正するものであることを特徴とする。

【0012】請求項5記載の発明によれば、駆動トランスは、1次巻線及び2つの2次巻線が巻かれた磁気コアを有すると共に、2つの2次巻線を一對にして磁気コアにバイファイラ巻きしたものであることを特徴とする。

【0013】請求項6記載の発明によれば、駆動トランスは、1次巻線及び2つの2次巻線が巻かれた磁気コアを有すると共に、2つの2次巻線を互いにツイストして磁気コアにバイファイラ巻きしたものであることを特徴とする。

【0014】請求項7記載の発明によれば、磁気コアは、トロイダルコアであることを特徴とする。

【0015】請求項8記載の発明によれば、磁気コアは、カーボニル鉄系コアであることを特徴とする。

【0016】請求項9記載の発明によれば、磁気コアは、Ni-Zn系フェライトコアであることを特徴とする。

【0017】請求項10記載の発明によれば、ドライブ装置は、スイッチング素子を他励駆動するものであることを特徴とする。

【0018】請求項11記載の発明によれば、高周波電源は、D級増

幅回路であることを特徴とする。

【0019】請求項12記載の発明によれば、高周波電源の動作周波数は、0.5MHz以上であることを特徴とする。

【0020】請求項13記載の発明によれば、負荷は、少なくとも無電極放電灯を含んでなることを特徴とする。

【0021】

【実施の形態】

(実施の形態1) 本発明に係る第1の実施の形態の回路図を図1に示す。

【0022】図5に示した従来例と異なる点は、スイッチング素子Q2のゲート端子と2次巻線n22との間に可変インダクタVL1及びバリコンVC2で構成される位相差補正回路10を接続したことであり、その他の従来例と同一構成には同一符号を付すことにより説明を省略する。なお、可変インダクタVL1は、スイッチング素子Q2のゲート端子及び2次巻線n22の高電位側端子間に接続し、バリコンVC2はスイッチング素子Q2のゲート・ソース間に接続している。

【0023】この様に構成したことにより、駆動トランスTの特性等によってスイッチング素子Q1及びスイッチング素子Q2のゲート・ソース間電圧VGS波形の位相差=180度からずれた場合であっても、位相差補正回路10の可変インダクタVL1及びバリコンVC2を調整することによって位相差を略180度に補正することができ、スイッチング損失を最小にすることができる。

【0024】(実施の形態2) 本発明に係る第2の実施の形態の回路図を図2に示す。

【0025】図1に示した第1の実施の形態と異なる点は、バリコンVCの代わりに、駆動トランスTの1次巻線n1の高電位側端子とブリアンプ6との間に可変インダクタVL2と、可変インダクタVL2を介して駆動トランスTの1次巻線n1の両端にコンデンサC3とを

接続し、位相差補正回路 10 の代わりに、可変インダクタ $V L 1$ で構成される位相差補正回路 11 を接続したことであり、その他の第 1 の実施の形態と同一構成には同一符号を付すことにより説明を省略する。

【0026】この様に構成したことにより、駆動トランス T の特性等によってスイッチング素子 Q1 及びスイッチング素子 Q2 のゲート・ソース間電圧 $V G S$ 波形の位相差 = 180 度からずれた場合であっても、位相差補正回路 11 の可変インダクタ $V L 1$ を調整することによって位相差を略 180 度に補正することができ、スイッチング損失を最小にすることができる。

【0027】なお、上記第 1 及び第 2 の実施の形態では、スイッチング素子 Q2 のゲート端子と駆動トランス T の 2 次巻線 $n 2 2$ との間に位相差補正回路 10 あるいは位相差補正回路 11 を設けたが、スイッチング素子 Q1 のゲート端子と駆動トランス T の 2 次巻線 $n 2 1$ との間に設けてもよく、スイッチング素子 Q1 及びスイッチング素子 Q2 の双方のゲート端子と駆動トランス T の 2 次巻線 $n 2 1$ 及び 2 次巻線 $n 2 2$ との間に設けてもよい。

【0028】（実施の形態 3）本発明に係る第 3 の実施の形態の模式的な斜視図を図 3 に示す。

【0029】上記第 1 及び第 2 の実施の形態において、図 3 に示す様に、駆動トランス T の 2 次巻線 $n 2 1$ 、 $n 2 2$ を一対にしてトロイダルコアにバイファイラ巻きにすると共に、2 次巻線 $n 2 1$ と 2 次巻線 $n 2 2$ とを近接させることにより、駆動トランス T の 2 次巻線 $n 2 1$ と 2 次巻線 $n 2 2$ との磁気結合を強め、スイッチング素子 Q1 及びスイッチング素子 Q2 のゲート・ソース間電圧 $V G S$ の位相差を略 180 度に補正することができ、スイッチング損失を最小にすることができる。

【0030】（実施の形態 4）本発明に係る第 4 の実施の形態の模式

的な斜視図を図 4 に示す。

【0031】上記第 1 及び第 2 の実施の形態において、図 3 に示す様に、駆動トランス T の 2 次巻線 n 2 1、n 2 2 を互いにツイストしてトロイダルコアにバイファイラ巻きにすると共に、2 次巻線 n 2 1 と 2 次巻線 n 2 2 とを近接させることにより、駆動トランス T の 2 次巻線 n 2 1 と 2 次巻線 n 2 2 との磁気結合を、図 3 に示すものよりも更に強め、スイッチング素子 Q 1 及びスイッチング素子 Q 2 のゲート・ソース間電圧 V G S の位相差を略 180 度に補正することができ、スイッチング損失を最小にすることができる。

【0032】なお、上記全ての実施の形態において、トロイダルコアの代わりに他の磁気コアを用いてもよい。また、磁気コアは、例えばカーボニル鉄系コアであっても、Ni - Zn 系フェライトコアであってもよい。

【0033】

【発明の効果】請求項 1 乃至請求項 3 に記載の発明によれば、2 つのスイッチング素子のゲート・ソース間電圧 (= 制御電圧) V G S 波形の位相差を補正可能で、スイッチング損失を低減可能であると共に、効率良く安定に動作可能で、小型化可能な電源装置を低コストで提供できる。

【0034】請求項 4 に記載の発明によれば、請求項 1 乃至請求項 2 に記載の発明の効果に加えて、インピーダンス素子として容量可変コンデンサを用いる場合と比較して、コストが安く信頼性が高い電源装置を提供できる。

【0035】請求項 5 及び請求項 6 に記載の発明によれば、請求項 1 乃至請求項 4 に記載の発明の効果に加えて、駆動トランスの 2 次巻線間の距離を小さくすることにより、駆動トランスの 2 次巻線間の磁気結合を強め、スイッチング素子での損失を更に低減可能な電源装置を提供できる。

【0036】請求項7記載の発明によれば、請求項5または請求項6に記載の発明の効果に加えて、磁気コアとしてトロイダルコアを用いることにより、磁束の漏れが小さいため不要輻射雑音を低減することが可能な電源装置を提供できる。

【0037】請求項8記載の発明によれば、請求項5乃至請求項7に記載の発明の効果に加えて、磁気コアとしてカーボニル鉄系コアを用いることにより、温度特性及び磁束レベルが安定し、周波数特性が良好で、特に0.05MHz～200MHzで高いQ特性を示すことが可能な電源装置を提供できる。

【0038】請求項9記載の発明によれば、請求項5乃至請求項7に記載の発明の効果に加えて、磁気コアとしてNi-Zn系フェライトコアを用いることにより、損失($\tan\delta/\mu_i$)が小さく、周波数特性が良好で、特に0.5MHz～100MHzで高いQ特性を示すことが可能な電源装置を提供できる。

【0039】請求項10記載の発明によれば、請求項1記載の発明の効果に加えて、スイッチング素子を他励駆動することにより、例えば無電極放電灯を負荷として動作周波数が10MHzを越える場合であっても、安定したスイッチング動作が可能な電源装置を提供できる。

【0040】請求項11記載の発明によれば、請求項1記載の発明の効果に加えて、スイッチング素子での損失を更に低減可能で、回路効率を向上可能な電源装置を提供できる。

【0041】請求項12及び請求項13に記載の発明によれば、請求項1または請求高11に記載の発明の効果に加えて、無電極放電灯を高周波電力で効率的に点灯することが可能な電源装置を提供できる。

図の説明

【図面の簡単な説明】

【図 1】 本発明に係る第 1 の実施の形態の回路図を示す。

【図 2】 本発明に係る第 2 の実施の形態の回路図を示す。

【図 3】 本発明に係る第 3 の実施の形態の模式的な斜視図を示す。

【図 4】 本発明に係る第 4 の実施の形態の模式的な斜視図を示す。

【図 5】 本発明に係る従来例の回路図を示す。

【符号の説明】

1 無電極放電灯

3 高周波電源

9 ドライブ装置

10、11 位相差補正回路

n1 1次巻線

n2 2次巻線

Q スイッチング素子

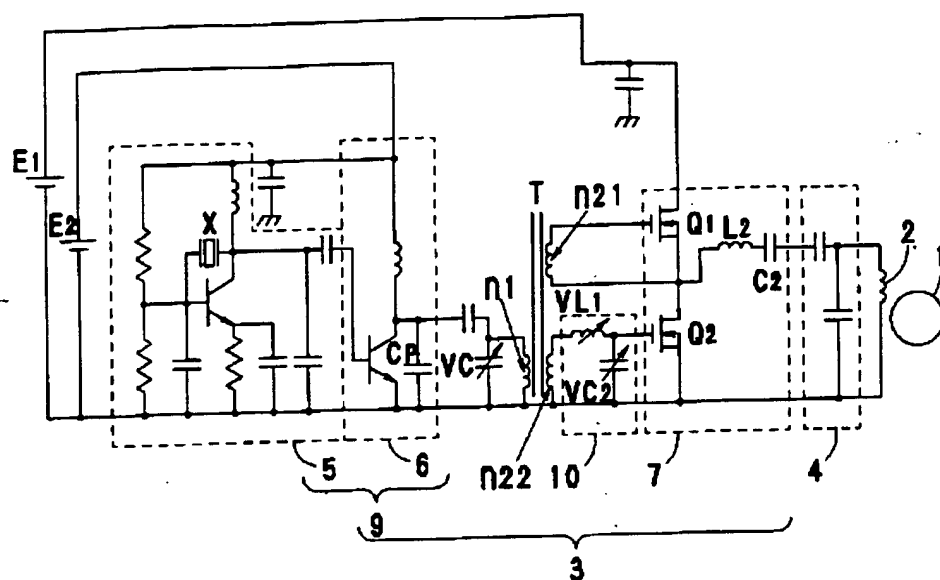
T 駆動トランス

VGS 制御電圧

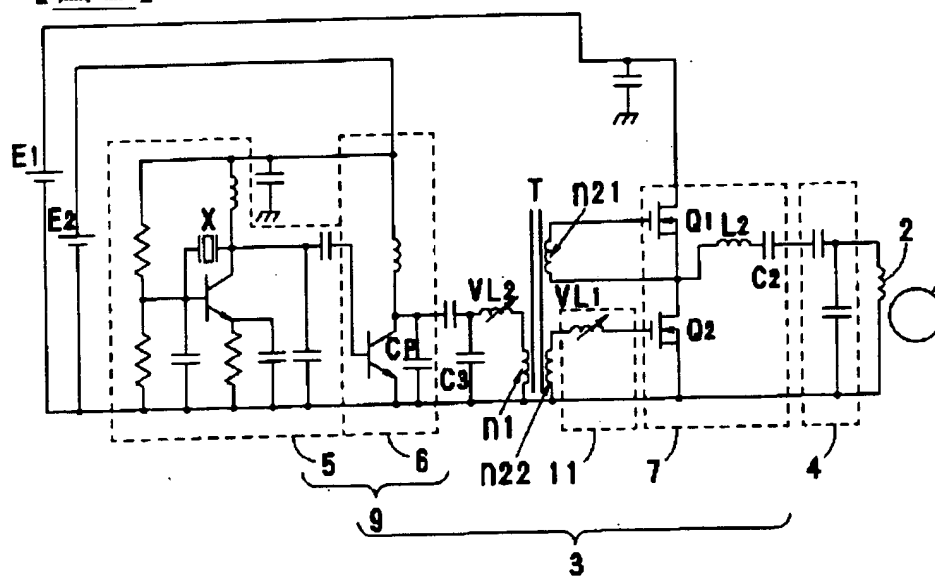
VL 可変インダクタ

図面

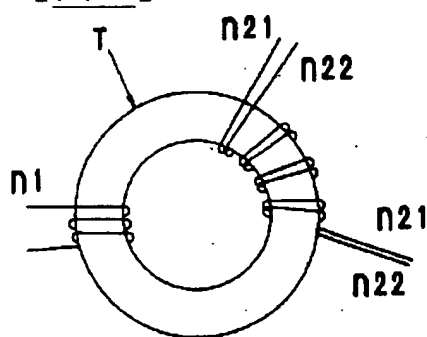
【図 1】



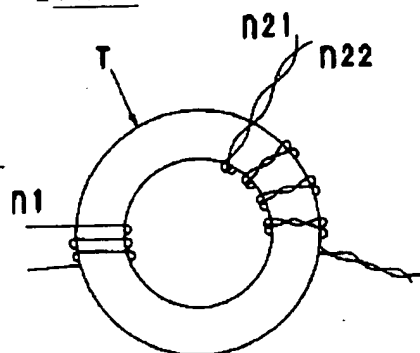
【図 2】



【図 3】



【図 4】



【図 5】

